# 대

## KOREAN INTELLECTUAL PROPERTY OFFICE

별첨 시본은 이래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto is a true copy from the records of the Korean Intellectual Property Office.

10-2002-0079606

Application Number

원 년 2002년 12월 13일

DEC 13, 2002

Date of Application

주식회사 하이닉스반도체

인 : Hynix Semiconductor Inc.

출 Applicant(s)

2003

녀

16

일

COMMISSIONE



【서지사항】

【서류명】 특허출원서

【권리구분】 특허

【수신처】 특허청장

【참조번호】 0001

【제출일자】 2002.12.13

【발명의 명칭】 미세 패턴 형성방법

【발명의 영문명칭】 Method for forming a micro pattern

【출원인】

【명칭】 (주)하이닉스 반도체

【출원인코드】 1-1998-004569-8

【대리인】

【성명】 신영무

【대리인코드】 9-1998-000265-6

【포괄위임등록번호】 1999-003525-1

【발명자】

【성명의 국문표기】 김종훈

 【성명의 영문표기】
 KIM, Jong Hoon

【주민등록번호】 701230-1850520

【우편번호】 463-010

【주소】 경기도 성남시 분당구 정자동 정든마을 동아2차 208동 90%

호

【국적】 KR

【발명자】

【성명의 국문표기】 김최동

【성명의 영문표기】KIM,Choi Dong【주민등록번호】710211-1121936

【우편번호】 467-712

【주소】 경기도 이천시 안흥동 주공아파트 114동 501호

【국적】 KR

【심사청구】 청구

【취지】 특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정

에 의한 출원심사 를 청구합니다. 대리인

신영무 (인)

【수수료】					
	【기본출원료】	15	면	29,000	) 원
	【가산출원료】	0	면	0	원
	【우선권주장료】	0	건	0	원
	【심사청구료】	11	항	461,000	) 원
	【합계】	490,	000	원	
【첨부서류】		1. 요약서·명세서(도면) 1통			

1020020079606

출력 일자: 2003/4/17

## 【요약서】

【요약】

본 발명은 미세 패턴 형성방법에 관한 것으로, 유리전이온도가 서로 다른 이중 감광막을 도포한 후 노광공정 및 습식현상공정을 실시하여 이중 감광막 패턴을 형성하고 상기 이중 감광막 패턴에 대하여 RFP(Resist Flow Process)를 진행함으로써 감광막 패턴의 휙 현상을 억제할 수 있으며, 이에 따라 임계치수의 균일도 및 패턴형상을 개선할 수 있어 식각공정에서도 동일하게 양호한 임계치수 균일도 및 양호한 패턴형상을 구현할수 있는 미세 패턴 형성방법을 개시한다.

【대표도】

도 5

## 【색인어】

미세 패턴, RFP, 감광막, 휨 현상, 감광막 패턴

## 【명세서】

## 【발명의 명칭】

미세 패턴 형성방법{Method for forming a micro pattern}

## 【도면의 간단한 설명】

도 1 내지 도 5는 본 발명의 바람직한 실시예에 따른 미세 패턴 형성방법을 설명하기 위하여 도시한 단면도들이다.

도 6은 종래기술에 따른 미세 패턴 형성방법을 적용하여 형성한 미세 패턴을 도시한 단면도이다.

도 7은 본 발명의 바람직한 실시예에 따른 미세 패턴 형성방법을 적용하여 형성한 미세 패턴을 도시한 단면도이다.

〈도면의 주요 부분에 대한 부호의 설명〉

102 : 반도체 기판 104 : 하부막

106a : 제1 감광막 106b : 제2 감광막

10 : 제1 콘택홀 20 : 제 2 콘택홀

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

- 본 발명은 미세 패턴 형성방법에 관한 것으로, 특히 RFP(Resist Flow Process)를 사용한 미세 콘택 형성공정시 나타나는 패턴 이상 현상을 개선하여 포토공정에서의 임계 치수 균일도 및 패턴형상을 개선하며, 이에 따라 식각공정에서도 동일하게 양호한 임계 치수 균일도 및 양호한 패턴형상을 구현할 수 있는 미세 패턴 형성방법에 관한 것이다.
- 반도체 소자가 고집적화되고 디자인 룰(design rule)이 작아짐에 따라 0.14/m 이하의 고해상도 콘택패턴을 구현하고 패턴형성의 증진을 위해 RFP가 개발되어 사용되고 있다. RFP는 현재 노광장비에서 고해상력 증진을 위해 사용되는 공정으로서, 기노광되어 기형성된 콘택패턴을 감광막의 유리전이 온도 이상의 일정 온도에서 일정 시간 동안 가열함으로써 감광막의 흐름을 일으켜 콘택패턴의 크기를 줄이는 공정이다. 그러나, RFP 진행시 적정 온도 및 적정 시간 이상, 즉 유리전이 온도보다 높은 온도와 적정 시간을 넘어서는 경우 감광막이 지나치게 많이 흘러내리게 되어 감광막 패턴이 휘어지는 현상 (overhang)이 나타나게 된다. 이는 결과적으로 후속 식각공정시 원하는 콘택패턴을 얻을수 없게 된다.

## 【발명이 이루고자 하는 기술적 과제】

<10> 따라서, 본 발명은 상기한 종래기술의 문제점을 해결하기 위해 안출된 것으로서, RFP를 사용한 미세 콘택 형성공정시 나타나는 패턴 이상 현상을 개선하여 포토공정에서

의 임계치수(critical dimension) 균일도 및 패턴형상을 개선하며, 이에 따라 식각공정에서도 동일하게 양호한 임계치수 균일도 및 양호한 패턴형상을 구현하는데 그 목적이 있다.

#### 【발명의 구성 및 작용】

- 본 발명의 일측면에 따르면, 하부막이 형성된 반도체 기판을 제공하는 단계와, 상기 하부막 상에 제1 감광막을 도포하는 단계와, 상기 제1 감광막 상에 상기 제1 감광막보다 유리전이온도가 높은 제2 감광막을 증착하는 단계와, 포토 마스크를 이용한 노광공정 및 습식현상공정을 실시하여 상기 제2 감광막 및 상기 제1 감광막을 패터닝하고, 이로 인해 제1 감광막 패턴을 형성하는 단계와, 상기 제1 감광막 패턴에 대하여 RFP를 실시하여 상기 제1 감광막 패턴보다 임계치수가작은 제2 감광막 패턴을 형성하는 단계와, 상기 하부막에 대하여 상기 제2 감광막 패턴을 실시하여 상기 제2 감광막 패턴을 실시하여 상기 하부막에 대하여 상기 제2 감광막 패턴을 실시하여 상기 하부막을 패터닝하는 단계를 포함하는 미세 패턴 형성방법을 제공한다.
- 이하, 첨부된 도면을 참조하여 본 발명의 바람직한 실시예를 설명하기로 한다. 그러나, 본 발명은 이하에서 개시되는 실시예에 한정되는 것이 아니라 서로 다른 다양한형태로 구현될 수 있으며, 단지 본 실시예는 본 발명의 개시가 완전하도록하며 통상의지식을 가진자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이다.

<13> 도 1 내지 도 5는 본 발명의 바람직한 실시예에 따른 미세 콘택 패턴 형성방법을 설명하기 위하여 도시한 단면도들이다. 여기서, 도 1 내지 도 3에 도시된 참조부호들 중 동일한 참조부호는 서로 동일한 기능을 하는 구성요소(element)를 가리킨다.

- 도 1을 참조하면, 반도체 기판(102) 상에 하부막(104)을 증착한다. 이때, 하부막 (104)은 웨이퍼 제작공정에서 반도체 소자 제조공정시에 사용되는 모든 물질 들이 될 수 있다. 예컨대, 하부막(104)으로는 TiN, SiON 및 Si<sub>3</sub>N<sub>4</sub>은 물론 아모퍼스 카본(amorphous carbon) 계열의 유기 반사 방지막(organic anti reflection coating) 및 무기 (inorganic) 반사 방지막 등을 사용한다. 이외, 반사 방지막으로 사용되는 물질은 모두 사용할 수 있다.
- 도 2를 참조하면, 전체 구조 상부에 제1 및 제2 감광막(106a 및 106b)을 순차적으로 도포한다. 이때, 제1 감광막(106a)과 제2 감광막(106b) 간의 유리전이온도차는 1 내지 10℃가 되도록 한다. 즉, 제1 감광막(106a)으로는 제2 감광막(106b)의 유리전이온도 (Tg2)보다 상대적으로 낮은 유리전이온도를 갖는 감광막을 사용한다. 그러나, 유리전이온도 이외의 다른 특성은 서로 동일한 특성을 갖는 감광막을 사용한다. 또한, 제1 감광막(106a)는 0.1μm의 두께로 도포하고, 제2 감광막(106b)은 0.5μm의 두께로 도포한다.
- 도 3을 참조하면, 제2 감광막(106b) 상에 포토 마스크(photo mask)를 위치시킨 후 노광공정 및 습식현상공정을 실시하여 콘택홀(contact hole; 이하 '제1 콘택홀'이라 함)(10)이 임계치수(CD1)를 갖는 감광막 패턴(106)을 형성한다. 이때, 감광막 패턴(106) 은 내측벽이 거의 수직적인 프로파일을 갖도록 패터닝된다. 한편, 노광공정에서는 감광 제로 I-선(line), KrF(248nm), ArF(193nm), EUV(157nm), E-범(beam) 및 X-선 등을 사용 한다.

<17> 도 4를 참조하면, 전체 구조 상부에 대하여 RFP를 진행하여 제1 및 제2 감광막
 (106a 및 106b)의 흐름을 유발시킨다. 이로써, 제1 및 제2 감광막(106a 및 106b)이 흘러 내려 임계치수(CD2)를 갖는 제2 콘택홀(20)이 형성된다. 이때, RFP 진행시 가열시간은 50 내지 200초 동안 실시한다. 예컨대, 도 3에서 제1 콘택홀(10)의 임계치수(CD1)가 0.20μm일 경우, RFP를 132℃에서 90초 동안 실시하면 휨 현상이 없이 임계치수(CD2)가 0.13μm의 제2 콘택홀(20)을 형성할 수 있다. 이와 같이 감광막 패턴(106), 즉 제2 콘택홀(20)의 내측벽의 휨 현상없이 미세 패턴을 구현할 수 있는 이유는 도 2에서 설명한 바와 같이 유리전이온도가 서로 다른 감광막을 적층으로 형성한 후 RFP를 진행하기 때문이다.

도 5를 참조하면, 감광막 패턴(106)을 식각 마스크로 이용한 식각공정을 실시하여 하부막(104)을 패터닝한다. 이로써, 도 4에서 제2 콘택홀(20)의 임계치수(CD2)가 0.13μm 일 경우 이와 거의 동일하게 하부막(104)의 임계치수는 0.13μm가 된다.

<19> 도 6 및 도 7은 본 발명의 바람직한 실시예를 적용하는 경우와 종래기술을 적용하는 경우에 있어서 하부막의 임계치수의 차이를 비교하기 위하여 도시한 도면들이다.

도 6에 도시된 바와 같이, 종래기술에서는 단일 감광막을 이용하여 RFP를 진행한다. 이러한 종래기술에서는 단일 감광막에 대해 노광공정 및 습식현상공정을 실시 하여 단일 감광막 패턴을 형성한 후 RFP를 진행하는 경우 감광막 패턴의 내측벽으로 휨 현상이 발생하게 된다. 이에 따라, 내측벽에 휨 현상이 발생한 감광막 패턴을 이용한 식 각공정을 실시하여 하부막을 패터닝할 경우에는 그 만큼 미세 패턴을 구현하기 어렵다. 예컨대, RFP를 진행하기전 감광막 패턴의 임계치수가 0.20㎞일 경우 RFP를 진행한 후 이

감광막 패턴을 이용하여 식각공정을 실시하면 최종 하부막의 임계치수는 0.15µm가 된다.

~21> 그러나, 도 7에 도시된 바와 같이, 본 발명의 바람직한 실시예에 따른 미세 패턴 방법을 적용하는 경우에는 유리전이온도가 서로 다른 이중 감광막을 이용하여 RFP를 실시하기 때문에 도 6에서 설명한 종래기술에와 같은 휨 현상이 발생하지 않는다. 이에 따라, 휨 현상이 발생하지 않은 감광막 패턴을 이용한 식각공정을 실시하여 하부막을 패터 닝할 경우에는 종래기술에 비해 미세 패턴이 가능하다. 예컨대, RFP를 진행하기전 감광막 패턴의 임계치수가 0.20μm일 경우 RFP를 진행한 후 이 감광막 패턴을 이용하여 식각 공정을 실시하면 최종 하부막의 임계치수는 0.13μm가 된다.

<22> 상기에서 설명한 본 발명의 기술적 사상은 바람직한 실시예에서 구체적으로 기술되었으나, 상기한 실시예는 그 설명을 위한 것이며, 그 제한을 위한 것이 아님을 주의하여야 한다. 또한, 본 발명은 본 발명의 기술 분야의 통상의 전문가라면 본 발명의 기술적사상의 범위 내에서 다양한 실시예가 가능함을 이해할 수 있을 것이다.

#### 【발명의 효과】

<23> 이상 설명한 바와 같이, 본 발명에서는 유리전이온도가 서로 다른 이중 감광막을 도포한 후 노광공정 및 습식현상공정을 실시하여 이중 감광막 패턴을 형성하고 상기 이중 감광막 패턴에 대하여 RFP를 진행함으로써 감광막 패턴의 휨 현상을 억제할 수 있다.

<24> 따라서, 본 발명에서는 휨 현상이 발생하지 않은 이중 감광막 패턴을 이용한 식각 공정을 실시하여 하부막을 패터닝함으로써 임계치수의 균일도 및 패턴형상을 개선할 수

있으며, 이에 따라 식각공정에서도 동일하게 양호한 임계치수 균일도 및 양호한 패턴형 상을 구현할 수 있다.

<25>

## 【특허청구범위】

#### 【청구항 1】

- (a) 하부막이 형성된 반도체 기판을 제공하는 단계;
- (b) 상기 하부막 상에 제1 감광막을 도포하는 단계;
- (c) 상기 제1 감광막 상에 상기 제1 감광막보다 유리전이온도가 높은 제2 감광막을 증착하는 단계;
- (d) 포토 마스크를 이용한 노광공정 및 습식현상공정을 실시하여 상기 제2 감광막 및 상기 제1 감광막을 패터닝하고, 이로 인해 제1 감광막 패턴을 형성하는 단계;
- (e) 상기 제1 감광막 패턴에 대하여 RFP를 실시하여 상기 제1 감광막 패턴의 흐름을 야기시켜 상기 제1 감광막 패턴보다 임계치수가 작은 제2 감광막 패턴을 형성하는 단계; 및
- (f) 상기 하부막에 대하여 상기 제2 감광막 패턴을 식각 마스크로 이용한 식각공정을 실시하여 상기 하부막을 패터닝하는 단계를 포함하는 것을 특징으로 하는 미세 패턴형성방법.

#### 【청구항 2】

제 1 항에 있어서,

상기 하부막은 TiN, SiON, Si<sub>3</sub>N<sub>4</sub>, 아모퍼스 카본계열의 유기 반사 방지막 및 무기 반사 방지막인 것을 특징으로 하는 미세 패턴 형성방법.

## 【청구항 3】

제 1 항에 있어서,

상기 제1 감광막과 상기 제2 감광막 간의 유리전이온도차는 1 내지 10℃인 것을 특징으로 하는 미세 패턴 형성방법.

## 【청구항 4】

제 1 항에 있어서,

상기 제1 감광막과 상기 제2 감광막은 상기 유리전이온도를 제외한 물성적 특성은 서로 동일한 것을 특징으로 하는 미세 패턴 형성방법.

## 【청구항 5】

제 1 항에 있어서,

상기 제1 감광막은  $0.1\mu$ m의 두께로 도포하는 것을 특징으로 하는 미세 패턴 형성방법.

## 【청구항 6】

제 1 항에 있어서.

상기 제2 감광막은 0.5 $\mu$ m의 두께로 도포하는 것을 특징으로 하는 미세 패턴 형성방법.

## 【청구항 7】

제 1 항에 있어서,

상기 노광공정은 감광제로 I-선, KrF, ArF, EUV, E-빔 또는 X-선을 사용하는 것을 특징으로 하는 미세 패턴 형성방법.

## 【청구항 8】

제 1 항에 있어서,

상기 RFP 진행시 가열시간은 50 내지 200초 동안 실시하는 것을 특징으로 하는 미세 패턴 형성방법.

## 【청구항 9】

제 1 항에 있어서,

상기 RFP는 132℃에서 90초 동안 실시하는 것을 특징으로 하는 미세 패턴 형성방법.

## 【청구항 10】

제 1 항에 있어서,

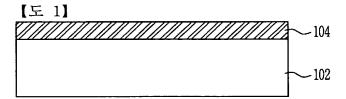
상기 제1 감광막 패턴의 임계치수는 0.20µm인 것을 특징으로 하는 미세 패턴 형성 방법.

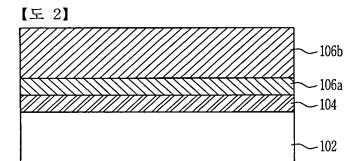
## 【청구항 11】

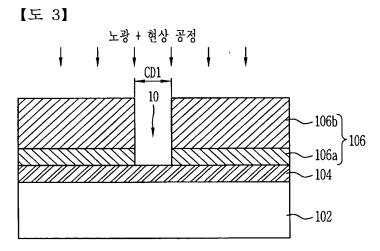
제 1 항에 있어서,

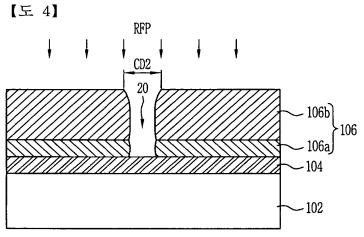
상기 제2 감광막 패턴의 임계치수는  $0.13\mu$ m인 것을 특징으로 하는 미세 패턴 형성 방법.

## 【도면】

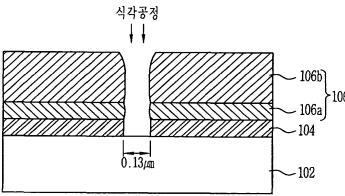


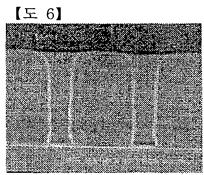












[도 7]

